最高 6 GHz、8 收 8 发 RFSoC 收发板卡

板卡采用 XCZU47DR，提供 8 路 14 位 ADC 和 8 路 14 位 DAC，最高采样率分别为 5 GSPS 和 9.85 GSPS。射频通道采用 SMP 接口，板上设有两个 QSFP28 接口。



射频转换

参数	规格
接收通道	8
发射通道	8
ADC 分辨率	14 bit
DAC 分辨率	14 bit
ADC 最高采样率	5 GSPS
DAC 最高采样率	9.85 GSPS
收发射频最高频率	6000 MHz
射频输入	8 × SMP
射频输出	8 × SMP
数字下变频	1 DDC / ADC
DAC 插值倍数	2×, 3×, 4×, 5×, 6×, 8×, 10×, 12×, 16×, 20×, 24×, 40×

处理与存储

参数	规格
RFSoC 器件	XCZU47DR-2FFVE1156I
逻辑单元	930k
DSP 单元	4272
分布式 RAM	13 Mbit
UltraRAM	22.5 Mbit
PS DDR4	4 GB · 64 bit · 3200 MT/s
PL DDR4 数据总线	32 bit
eMMC 存储	64 GB
QSPI 配置闪存	2 × 2 Gbit
EEPROM	16 Kbit

系统接口

接口	规格
光纤接口	2 × QSFP28 · 8 GTY
以太网	1 × RJ45 GbE
USB 主机接口	1 × USB 2.0 Type-C
可移除存储及 SSD	1 × microSD / TF · 1 × M.2 M-key PCIe
主控与输入输出	J30 (J30JZLN31ZKWA000) · 4 × RS-422 · 4 × TTL IN · 4 × TTL OUT
预留扩展	J32 / CON34 · PZ200-2-17-W
CAN 接口	CON4
FPGA 调试	JTAG · 14
OCuLink	OCuLink
TTL 输入与输出电平	3.3 / 5.0 V

时钟输入与参考

参数	规格
时钟分配器件	LMK04828
参考时钟频率	100 MHz
参考时钟电平	+10 dBm
外部采样时钟频率	3200–5000 MHz
外部采样时钟电平	0 dBm
板载系统振荡器	50 MHz
外部时钟连接器	SMP

供电与机械

参数	规格
供电电压	+12 VDC
额定供电电流	≤6 A
最大供电纹波	≤50 mV
电源连接器	J30J-9
板卡尺寸	143 × 120 mm
板卡重量	190 g

连接器分配

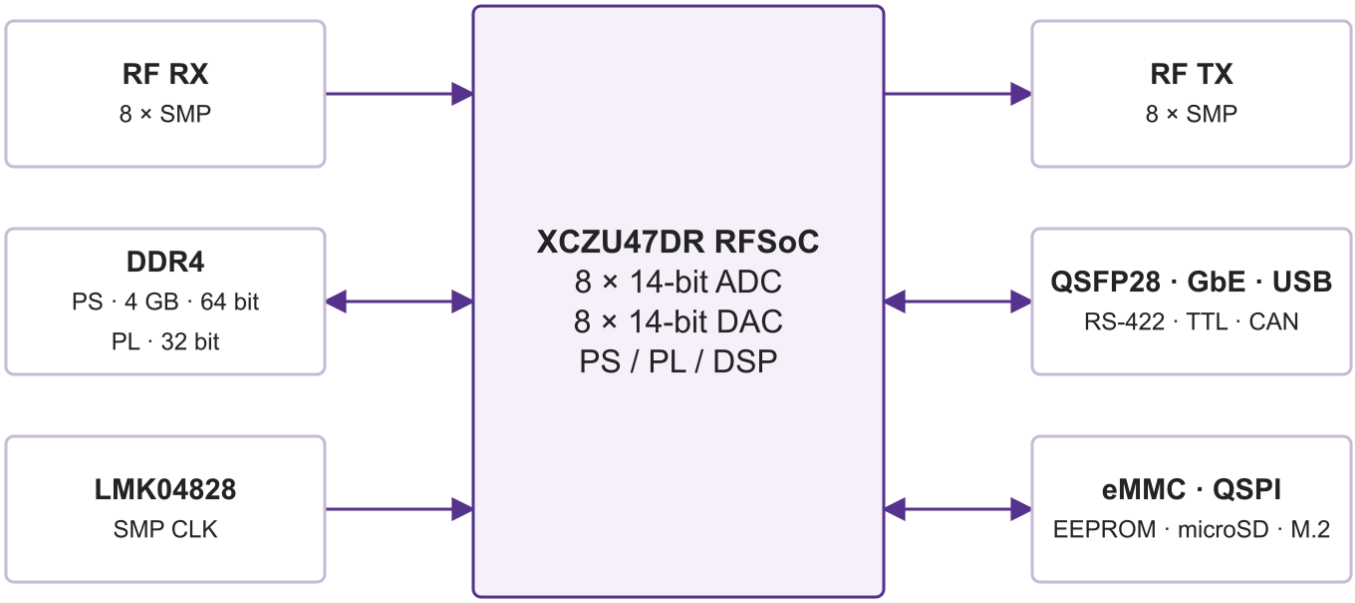
参数	规格
ADC_224_VIN_0	J18
ADC_224_VIN_1	J14
ADC_225_VIN_0	J10
ADC_225_VIN_1	J7
ADC_226_VIN_0	J16
ADC_226_VIN_1	J12
ADC_227_VIN_0	J9
ADC_227_VIN_1	J5
DAC_228_VOUT_0	J19
DAC_228_VOUT_1	J15
DAC_229_VOUT_0	J11
DAC_229_VOUT_1	J6
DAC_230_VOUT_0	J17
DAC_230_VOUT_1	J13
DAC_231_VOUT_0	J8
DAC_231_VOUT_1	J4
SMP_DAC_CLK_230	J25 IN
SMP_ADC_CLK_225	J26 IN
CLK0_IN	J22 IN
CLK1_IN	J24 IN
OSCOUT / CLK2_IN	J23 I/O
J30 RS-422 0 TX+	2
J30 RS-422 0 TX−	3
J30 RS-422 0 RX+	4
J30 RS-422 0 RX−	5
J30 TTL_TX0	22
J30 TTL_RX0	27
J30 RS-422 1 TX+	7
J30 RS-422 1 TX−	8
J30 RS-422 1 RX+	9
J30 RS-422 1 RX−	10

连接器分配

参数	规格
J30 TTL_TX1	23
J30 TTL_RX1	28
J30 RS-422 2 TX+	12
J30 RS-422 2 TX−	13
J30 RS-422 2 RX+	14
J30 RS-422 2 RX−	15
J30 TTL_TX2	24
J30 TTL_RX2	29
J30 RS-422 3 TX+	17
J30 RS-422 3 TX−	18
J30 RS-422 3 RX+	19
J30 RS-422 3 RX−	20
J30 TTL_TX3	25
J30 TTL_RX3	30
J30 GND	1, 6, 11, 16, 21, 26, 31
CON4 GND	1, 4
CAN_H	2
CAN_L	3
JTAG VCC	2
JTAG TMS	4
JTAG TCK	6
JTAG TDO	8
JTAG TDI	10
JTAG GND	1, 3, 5, 7, 9, 11, 13
JTAG NC	12, 14
J30J-9 +12 V	1, 2, 3, 4
J30J-9 GND	6, 7, 8, 9

功能框图

XCZU47DR RFSoC 的收发通道、时钟输入、存储与系统接口



文档说明

规格可能随产品更新而修订。设计定版前，请向 LCRF 确认当前文档版本及具体产品要求；最终供货配置以经确认的报价和订单文件为准。