2–18 GHz SPI 제어 광대역 RF 다운컨버터 모듈



2–18 GHz RF 입력을 고정 중심 주파수 1.8 GHz의 IF 출력으로 변환하는 모듈입니다. 수신기, 신호 모니터링·분석 및 시험 시스템의 주파수 변환단에 사용하며, RF 필터 뱅크 뒤에 외부 LO1과 LO2로 구동되는 두 단계의 변환 경로가 배치됩니다.

SPI 제어로 서로 겹치는 7개 RF 필터 대역 중 하나를 선택하고 RF 입력과 BITE 교정 입력을 전환합니다. RF 감쇠 범위는 31.5 dB, 교정 감쇠 범위는 15.5 dB이며 모두 0.5 dB 단위로 설정합니다. ±0.5 dB 이득 변화 규격은 사용자 교정이 전제됩니다.

변환 이득은 최소 28 dB, 잡음 지수는 최대 12 dB입니다. 출력 1 dB 압축점은 최소 12 dBm, OIP3는 최소 25 dBm이며, 스퓨리어스·SFDR·고조파·필터 억압의 개별 조건은 해당 규격에 함께 표시합니다.

알루미늄 하우징은 87×70×13.5 mm이며 Ø2.7 mm 관통 장착 홀 4개를 갖춥니다. 공급 전압과 전류의 대표값은 +12 VDC와 320 mA입니다. 주 이미지는 기구 도면에 근거한 구조 설명용 이미지이며 실물 사진이 아닙니다. 설치 치수는 원본 도면을 기준으로 합니다.

RF 변환 성능

항목	사양	단위
RF 입력 주파수 [1]	2–18	GHz
IF 출력 중심 주파수 [2]	1.8	GHz
변환 이득 [3]	≥28	dB
잡음 지수	≤12	dB
이득 변화 [4]	±0.5	dB
출력 1 dB 압축점 [5]	≥12	dBm
출력 3차 인터셉트점 [6]	≥25	dBm
RF 감쇠 범위 [7]	31.5	dB
교정 감쇠 범위 [8]	15.5	dB
내부 스퓨리어스 [9]	≤−90	dBm
단일 톤 SFDR [10]	≥55	dB
고조파 억압 [11]	≥45	dB
이미지 억압	≥70	dB
이득 평탄도 [12]	≤5	dB
IF 필터 억압 [13]	≥50	dBc

[1] 광대역
[2] 고정
[3] 최솟값
[4] 사용자 교정 후
[5] OP1dB
[6] OIP3

[7] 0.5 dB 단계; 6비트
[8] 0.5 dB 단계; 5비트
[9] RF 입력 환산 전력; 대역폭 1000 MHz
[10] Pin = −25 dBm
[11] Pin = −29 dBm
[12] 대역폭 1 GHz
[13] 1.8 GHz ±700 MHz에서

전원 및 환경 범위

항목	사양	단위
공급 전압	+12 (대표값)	VDC
공급 전류	320 (대표값)	mA
동작 온도	−40–+70	°C
보관 온도	−55–+125	°C

RF 및 LO 인터페이스

인터페이스	사양	단위
RF 입력 [1]	RF	-
교정 신호 입력 [2]	BITE	-
첫 번째 외부 LO 입력 [3]	LO1: 22–40	GHz
두 번째 외부 LO 입력 [3]	LO2: 20.2	GHz
IF 출력 [4]	IF: 1.8	GHz

[1] 2–18 GHz 입력
[2] 사용자 이득 교정용
[3] 입력 전력 −3 ~ +3 dBm
[4] 고정 중심 주파수

전원 및 SPI 핀 할당

항목	사양
전원 위치 1–2 [1]	+12 V
전원 위치 3–4 [2]	GND
SPI 위치 1 [3]	SPI_MOSI
SPI 위치 2 [4]	SPI_SCK
SPI 위치 3 [5]	SPI_NSS
SPI 위치 4 [2]	GND

[1] 입력
[2] 접지
[3] 데이터
[4] 클록
[5] LE

SPI 제어 프레임

항목	사양	단위
제어 속도 [1]	2 / 10	Mbps
프레임 헤더 [2]	AA 55 (16진수)	-
제어 워드 [3]	Data[15:0]	-
프레임 종료부 [2]	44 BB (16진수)	-
전원 차단 시 제어 상태 [4]	Data[15:0] = 0	-

[1] 대표값 / 최댓값
[2] 2바이트
[3] 2바이트; 원본에 바이트 순서가 정의되어 있지 않음
[4] 전원을 끌 때 모든 데이터 비트를 0으로 설정

제어 워드 비트 할당

항목	사양
비트 15, 14, 13 [1]	C2, C1, C0
비트 12 [2]	EN
비트 11 [3]	RF@BITE
비트 10–5 [4]	RF ATT
비트 4–0 [5]	Cal ATT

[1] RF 필터 선택; 정의된 코드는 아래 표 참조
[2] 1: 전원 켜짐; 0: 전원 꺼짐
[3] 1: BITE 교정 경로; 0: RF 경로
[4] 비트 10/9/8/7/6/5: 16/8/4/2/1/0.5 dB; 1은 해당 단계 활성화, 0은 비활성화
[5] 비트 4/3/2/1/0: 8/4/2/1/0.5 dB; 1은 해당 단계 활성화, 0은 비활성화

스위칭 RF 필터 뱅크

항목	사양	단위
C2:C1:C0 = 000	1.9–3.2 (필터 통과대역; 제품 RF 동작 범위는 2 GHz부터 시작)	GHz
C2:C1:C0 = 001	2.2–3.7	GHz

스위칭 RF 필터 뱅크

항목	사양	단위
C2:C1:C0 = 010	2.7–4.6	GHz
C2:C1:C0 = 011	3.6–6.1	GHz
C2:C1:C0 = 100	5.1–8.9	GHz
C2:C1:C0 = 101	7.9–13.8	GHz
C2:C1:C0 = 110	12.8–18 (원본에 코드 111이 정의되어 있지 않음)	GHz

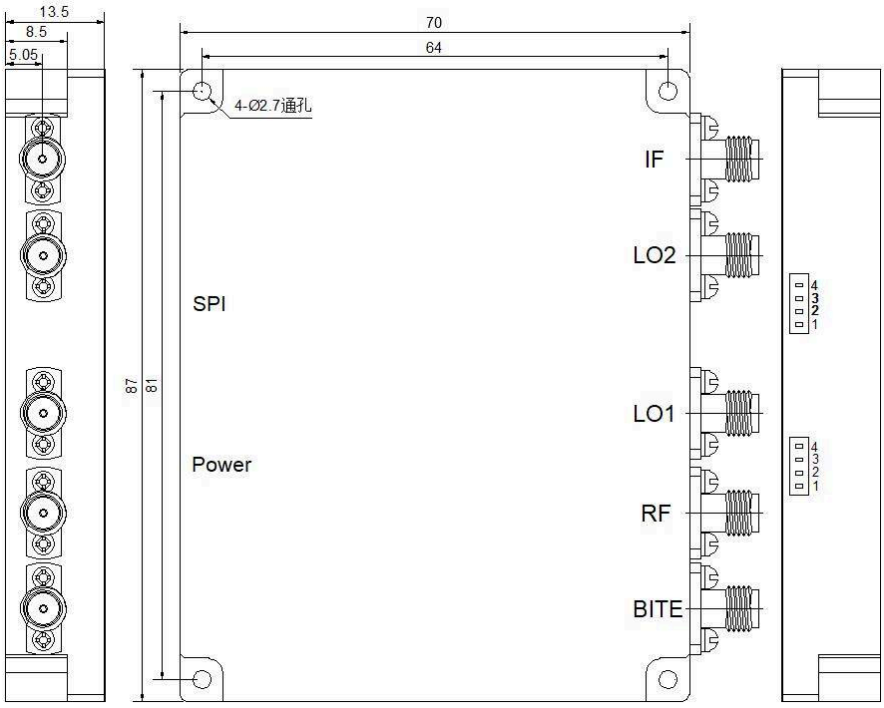
기구 치수

항목	사양	단위
하우징 치수 [1]	87×70×13.5	mm
질량	≤500	g
장착 홀 [2]	4×Ø2.7	mm
장착 홀 중심 간격 [3]	81×64	mm

[1] 커넥터 돌출부 제외

[2] 관통 홀

[3] 각각 하우징의 87 mm 및 70 mm 변 방향



제품 개요

2–18 GHz RF 입력을 고정 중심 주파수 1.8 GHz의 IF 출력으로 변환하는 모듈입니다. 수신기, 신호 모니터링·분석 및 시험 시스템의 주파수 변환단에 사용하며, RF 필터 뱅크 뒤에 외부 LO1과 LO2로 구동되는 두 단계의 변환 경로가 배치됩니다. SPI 제어로 서로 겹치는 7개 RF 필터 대역 중 하나를 선택하고 RF 입력과 BITE 교정 입력을 전환합니다. RF 감쇠 범위는 31.5 dB, 교정 감쇠 범위는 15.5 dB이며 모두 0.5 dB 단위로 설정합니다. ±0.5 dB 이득 변화 규격은 사용자 교정이 전제됩니다. 변환 이득은 최소 28 dB, 잡음 지수는 최대 12 dB입니다. 출력 1 dB 압축점은 최소 12 dBm, OIP3는 최소 25 dBm이며, 스퓨리어스·SFDR·고조파·필터 억압의 개별 조건은 해당 규격에 함께 표시합니다. 알루미늄 하우징은 87×70×13.5 mm이며 Ø2.7 mm 관통 장착 홀 4개를 갖춥니다. 공급 전압과 전류의 대표값은 +12 VDC와 320 mA입니다. 주 이미지는 기구 도면에 근거한 구조 설명용 이미지이며 실물 사진이 아닙니다. 설치 치수는 원본 도면을 기준으로 합니다.

인터페이스 및 시스템 통합

LO1 입력은 22–40 GHz, LO2 입력은 20.2 GHz이며 각 입력 전력은 −3 ~ +3 dBm입니다. 두 입력 모두 외부 LO가 필요합니다. 기능도에는 22 GHz의 첫 IF 필터와 1.8 GHz ±500 MHz의 최종 IF 필터가 표시되어 있습니다. 고정 1.8 GHz는 IF 중심 주파수이며 1.8 GHz 대역폭을 의미하지 않습니다. RF와 BITE 입력은 같은 변환 경로를 사용합니다. 비트 11은 사용자 이득 교정을 위한 BITE 경로와 RF 경로를 선택합니다. 첫 필터의 1.9 GHz 하한은 제품의 2 GHz RF 동작 하한을 변경하지 않습니다. SPI 프레임은 0xAA 0x55 헤더, 2바이트 Data[15:0], 0x44 0xBB 종료부로 구성됩니다. 최대 속도는 10 Mbps, 대표 속도는 2 Mbps입니다. 모듈 전원을 끌 때 모든 제어 데이터 비트를 0으로 설정해야 합니다. 바이트 순서, SPI 모드 및 타이밍 여유는 원본에 정의되지 않아 제어 드라이버 개발 전에 확인해야 합니다. 핀 할당표는 원본에 정의된 전원 및 SPI 위치를 보존합니다. 하네스 제작 전 커넥터 부품 번호와 전체 물리 핀 수를 확인해야 합니다. 하우징 치수 외에 동축 커넥터 돌출부와 케이블 공간을 확보하십시오.

문서 안내

제품 업데이트에 따라 사양이 개정될 수 있습니다. 설계를 확정하기 전에 현재 문서 개정판과 제품별 요구 사항을 LCRF에 확인하십시오. 공급 구성은 승인된 견적서와 주문 문서에 따라 정의됩니다.