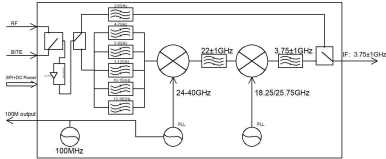


IF帯域幅2 GHzの2-18 GHzダウンコンバータ

資料で裏付けられた3.75±1 GHz IFへの変換、LNA経路の代表利得60 dB、出力P1dB≥12 dBm、RF/IF減衰。



電気仕様

項目	値	単位	注記
RF入力周波数	2-18	GHz	-
IF出力周波数	3.75±1	GHz	-
IF出力帯域幅	2	GHz	-
LNA経路利得	60	dB	代表: 60 dB.
スルー経路利得	≥25	dB	最小: 25 dB.
LNA経路雑音指数	4	dB	代表: 4 dB.
スルー経路雑音指数	10	dB	代表: 10 dB.
出力P1dB	≥12	dBm	最小: 12 dBm.
出力OIP3	≥25	dBm	最小: 25 dBm.
RF減衰範囲	31.5	dB	記載された減衰幅。未記載のゼロ状態は推定しません。
RF減衰ステップ	0.5	dB	-
RF減衰器ビット数	6	-	-
IF減衰幅	31.5	dB	記載された減衰幅。未記載のゼロ状態は推定しません。
IF減衰ステップ	0.5	dB	-
IF減衰器ビット数	6	-	-
校正減衰範囲	15.5	dB	記載された減衰幅。未記載のゼロ状態は推定しません。
校正減衰ステップ	0.5	dB	-
校正減衰器ビット数	5	-	-
RF入力換算スプリアスレベル	≤-87	dBm	RF入力換算、帯域幅: 2000 MHz. 最大: -87 dBm.
単一トーンSFDR	≥55	dB	RF入力電力: -25 dBm. 低利得経路試験. 最小: 55 dB.
高調波抑圧	≥45	dB	RF入力電力: -29 dBm. 低利得経路試験. 最小: 45 dB.

電気仕様

項目	値	単位	注記
イメージ抑圧	≥70	dB	最小: 70 dB.
利得平坦度	≤5	dB	指定動作範囲. 最大: 5 dB.
IFフィルタ抑圧	≥50	dBc	IF周波数: 3.75 GHz; オフセット: ±1500 MHz. 最小: 50 dBc.

インターフェースと端子

項目	値	単位
RF入力ポート	RF: SMA	-
IF出力ポート	IF: SMA	-
BITE校正入力	BITE: SMA	-
基準出力	REF: 100	MHz
電源・制御コネクタ	J30J-9ZKP	-
電源端子	1, 2 → +12 V	-
接地端子	3, 4 → GND	-
SPIクロック端子	5 → SCK	-
SPI選択端子	6 → CSB	-
SPIデータ端子	7 → MOSI	-
SPIデータ出力端子	8 → MISO	-
SPI NC端子	9 → NC (予約端子。)	-

発振器仕様

項目	値	単位	注記
LO1周波数	24–40	GHz	資料は設計保証と記載。独立した測定証拠は未提供。
LO1周波数ステップ	10	MHz	-
LO1切り替え応答	≤100	μs	資料は設計保証と記載。独立した測定証拠は未提供。 最大: 100 μs.
LO2周波数	18.25 / 25.75	GHz	資料は設計保証と記載。独立した測定証拠は未提供。

機械仕様

項目	値	単位	注記
本体寸法	145 × 142 × 40	mm	取り付け耳を除く暫定寸法。
取り付け穴中心間距離	136 × 139	mm	原資料図面の暫定寸法。
取り付け穴	4 × Φ2.7	mm	原資料図面の暫定寸法。

位相雑音の設計目標

項目	値	単位	注記
LO1位相雑音、オフセット 100 Hz	≤-65	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 100 Hz. 最大: -65 dBc/Hz.
LO1位相雑音、オフセット 1 kHz	≤-80	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 1 kHz. 最大: -80 dBc/Hz.
LO1位相雑音、オフセット 10 kHz	≤-88	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 10 kHz. 最大: -88 dBc/Hz.
LO1位相雑音、オフセット 100 kHz	≤-90	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 100 kHz. 最大: -90 dBc/Hz.
LO1位相雑音、オフセット 1 MHz	≤-100	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 1 MHz. 最大: -100 dBc/Hz.
LO2位相雑音、オフセット 100 Hz	≤-75	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 100 Hz. 最大: -75 dBc/Hz.
LO2位相雑音、オフセット 1 kHz	≤-85	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 1 kHz. 最大: -85 dBc/Hz.
LO2位相雑音、オフセット 10 kHz	≤-90	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 10 kHz. 最大: -90 dBc/Hz.
LO2位相雑音、オフセット 100 kHz	≤-93	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 100 kHz. 最大: -93 dBc/Hz.
LO2位相雑音、オフセット 1 MHz	≤-103	dBc/Hz	設計目標であり、実測または検証済み位相雑音性能ではありません。オフセット: 1 MHz. 最大: -103 dBc/Hz.

現在の発行記録 · 1.0 · 2026-10-08. 承認済み製品資料の初版です。

文書に関する注意

仕様は製品の更新に伴い改訂される場合があります。設計を確定する前に、現行の文書改訂版と製品固有の要件を LCRF に確認してください。供給構成は承認済みの見積書および注文書類で定義されます。