表面実装ローパスフィルタ・DC–550 MHz

基板設計前に 50 Ω の接続、表面実装用ランド形状、パッケージ寸法 18.8 × 11.18 × 6.86 mm を確認してください。

RF 特性

項目	値
通過帯域	DC–550 MHz
通過帯域内挿入損失 [1]	≤2.5 dB
阻止域減衰量 [2]	≥20 dB
阻止域減衰量 [3]	≥35 dB
VSWR [1]	1.2:1 (代表値)
−3 dB 周波数	565 MHz

[1] DC–550 MHz
[2] 600–630 MHz
[3] 630–2030 MHz

設計定格 設計保証

項目	値
許容電力	0.5 W
動作温度	−40…+85 °C
保存温度	−55…+100 °C

代表実測応答

周波数 (MHz)	S11 VSWR	S22 VSWR	S12 損失（dB）
0.01	1.03	1.03	-0.19
43	1.02	1.02	-0.28
86	1.01	1.01	-0.39
129	1.03	1.04	-0.44
171	1.05	1.05	-0.57
214	1.11	1.07	-0.53
257	1.13	1.1	-0.81
300	1.17	1.11	-0.66
343	1.16	1.12	-0.92
386	1.2	1.17	-0.82

代表実測応答

周波数 (MHz)	S11 VSWR	S22 VSWR	S12 損失（dB）
429	1.2	1.16	-1.05
471	1.14	1.11	-1.04
514	1.03	1.05	-1.33
557	1.14	1.23	-2.46
600	4.88	4.65	-22.57

機械仕様

項目	値
パッケージ寸法	18.8 ±0.2 × 11.18 ±0.2 × 6.86 ±0.2 mm
RF インピーダンス	50 Ω
実装方式	表面実装
RF 端子	1, 8
グラウンド端子	2, 3, 4, 5, 6, 7
品質グレード	産業用
はんだパッド寸法	1.52 × 1.4 mm
同列の隣接パッド中心間ピッチ	5.08 mm
パッド配列の外縁間寸法	16.76 × 11.94 mm

基板実装

清掃時は製品の表面を拭き、洗浄液に浸さないでください。 190 °C のリフローはんだ付けに対応します。 PCBランドパターンは4パッドずつの2列です。端子1が左上となる底面視で、上段は1、3、5、7、下段は2、4、6、8です。端子1と8はRF入出力用です。端子2～7はグラウンドに接続します。 底面視で端子1の切り欠き幅は1.52 mm、上端からの奥行きは1.02 mmです。端子2と4の中心間隔は5.08 mmで、端子2の中心は左端から1.78 mmです。端子8のメタライズ部は右端から3.54 mm、下端から2.22 mmの範囲です。

文書に関する注意

仕様は製品の更新に伴い改訂される場合があります。設計を確定する前に、現行の文書改訂版と製品固有の要件を LCRF に確認してください。供給構成は承認済みの見積書および注文書類で定義されます。