# Tarjeta transceptora RFSoC de hasta 6 GHz con 8 canales RX y 8 TX

La tarjeta con XCZU47DR ofrece ocho canales ADC de 14 bits hasta 5 GSPS y ocho canales DAC de 14 bits hasta 9,85 GSPS. Las rutas de RF usan conectores SMP y la integración de sistema dispone de dos interfaces QSFP28.



## Conversión de RF

| Parámetro | Especificación |
|---|---|
| Canales de recepción | 8 |
| Canales de transmisión | 8 |
| Resolución del ADC | 14 bit |
| Resolución del DAC | 14 bit |
| Muestreo máximo del ADC | 5 GSPS |
| Muestreo máximo del DAC | 9.85 GSPS |
| Frecuencia de RF máxima, RX y TX | 6000 MHz |
| Entradas de RF | 8 × SMP |
| Salidas de RF | 8 × SMP |
| Conversión descendente digital | 1 DDC / ADC |
| Factores de interpolación del DAC | 2×, 3×, 4×, 5×, 6×, 8×, 10×, 12×, 16×, 20×, 24×, 40× |

## Procesamiento y memoria

| Parámetro | Especificación |
|---|---|
| Dispositivo RFSoC | XCZU47DR-2FFVE1156I |
| Celdas lógicas | 930k |
| Bloques DSP | 4272 |
| RAM distribuida | 13 Mbit |
| UltraRAM | 22.5 Mbit |
| DDR4 del PS | 4 GB · 64 bit · 3200 MT/s |
| Bus de datos DDR4 del PL | 32 bit |
| Almacenamiento eMMC | 64 GB |
| Flash QSPI de configuración | 2 × 2 Gbit |
| EEPROM | 16 Kbit |

## Interfaces de sistema

| Interfaz | Especificación |
|---|---|
| Interfaces ópticas | 2 × QSFP28 · 8 GTY |
| Ethernet | 1 × RJ45 GbE |
| Host USB | 1 × USB 2.0 Type-C |
| Almacenamiento extraíble y SSD | 1 × microSD / TF · 1 × M.2 M-key PCIe |
| Control principal y E/S | J30 (J30JZLN31ZKWA000) · 4 × RS-422 · 4 × TTL IN · 4 × TTL OUT |
| Expansión reservada | J32 / CON34 · PZ200-2-17-W |
| Interfaz CAN | CON4 |
| Depuración FPGA | JTAG · 14 |
| OCuLink | OCuLink |
| Niveles de entrada y salida TTL | 3.3 / 5.0 V |

## Entradas de reloj y referencia

| Parámetro | Especificación |
|---|---|
| Distribuidor de reloj | LMK04828 |
| Frecuencia de reloj de referencia | 100 MHz |
| Nivel de reloj de referencia | +10 dBm |
| Frecuencia de muestreo externa | 3200–5000 MHz |
| Nivel de reloj de muestreo externo | 0 dBm |
| Oscilador de sistema integrado | 50 MHz |
| Conector de reloj externo | SMP |

## Alimentación y mecánica

| Parámetro | Especificación |
|---|---|
| Tensión de alimentación | +12 VDC |
| Corriente nominal de alimentación | ≤6 A |
| Rizado máximo de alimentación | ≤50 mV |
| Conector de alimentación | J30J-9 |
| Dimensiones de la placa | 143 × 120 mm |
| Peso de la placa | 190 g |

## Asignación de conectores

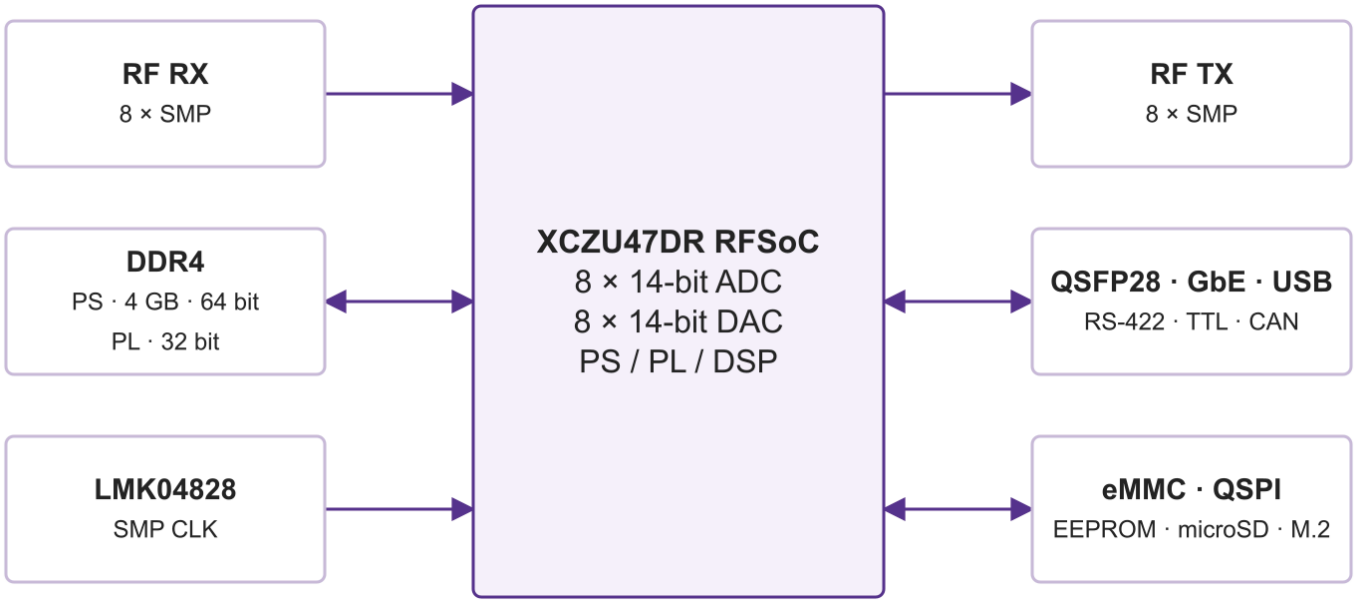
| Parámetro | Especificación |
|---|---|
| ADC_224_VIN_0 | J18 |
| ADC_224_VIN_1 | J14 |
| ADC_225_VIN_0 | J10 |
| ADC_225_VIN_1 | J7 |
| ADC_226_VIN_0 | J16 |
| ADC_226_VIN_1 | J12 |
| ADC_227_VIN_0 | J9 |
| ADC_227_VIN_1 | J5 |
| DAC_228_VOUT_0 | J19 |
| DAC_228_VOUT_1 | J15 |
| DAC_229_VOUT_0 | J11 |
| DAC_229_VOUT_1 | J6 |
| DAC_230_VOUT_0 | J17 |
| DAC_230_VOUT_1 | J13 |
| DAC_231_VOUT_0 | J8 |
| DAC_231_VOUT_1 | J4 |
| SMP_DAC_CLK_230 | J25 IN |
| SMP_ADC_CLK_225 | J26 IN |
| CLK0_IN | J22 IN |
| CLK1_IN | J24 IN |
| OSCOUT / CLK2_IN | J23 I/O |
| J30 RS-422 0 TX+ | 2 |
| J30 RS-422 0 TX− | 3 |
| J30 RS-422 0 RX+ | 4 |
| J30 RS-422 0 RX− | 5 |
| J30 TTL_TX0 | 22 |
| J30 TTL_RX0 | 27 |
| J30 RS-422 1 TX+ | 7 |
| J30 RS-422 1 TX− | 8 |
| J30 RS-422 1 RX+ | 9 |
| J30 RS-422 1 RX− | 10 |

## Asignación de conectores

| Parámetro | Especificación |
|---|---|
| J30 TTL_TX1 | 23 |
| J30 TTL_RX1 | 28 |
| J30 RS-422 2 TX+ | 12 |
| J30 RS-422 2 TX− | 13 |
| J30 RS-422 2 RX+ | 14 |
| J30 RS-422 2 RX− | 15 |
| J30 TTL_TX2 | 24 |
| J30 TTL_RX2 | 29 |
| J30 RS-422 3 TX+ | 17 |
| J30 RS-422 3 TX− | 18 |
| J30 RS-422 3 RX+ | 19 |
| J30 RS-422 3 RX− | 20 |
| J30 TTL_TX3 | 25 |
| J30 TTL_RX3 | 30 |
| J30 GND | 1, 6, 11, 16, 21, 26, 31 |
| CON4 GND | 1, 4 |
| CAN_H | 2 |
| CAN_L | 3 |
| JTAG VCC | 2 |
| JTAG TMS | 4 |
| JTAG TCK | 6 |
| JTAG TDO | 8 |
| JTAG TDI | 10 |
| JTAG GND | 1, 3, 5, 7, 9, 11, 13 |
| JTAG NC | 12, 14 |
| J30J-9 +12 V | 1, 2, 3, 4 |
| J30J-9 GND | 6, 7, 8, 9 |

## Diagrama funcional de bloques

XCZU47DR RFSoC con rutas de recepción y transmisión, entradas de reloj, memoria e interfaces del sistema




**Aviso del documento**

Las especificaciones pueden revisarse. Antes de cerrar el diseño, confirme con LCRF la revisión vigente y los requisitos específicos del producto. La oferta aprobada y la documentación del pedido definen la configuración suministrada.