14000–18000 MHz Die atenuador digital GaAs MMIC de 6 bits

LCI-ATT-14000-18000-6B-D es un die atenuador digital GaAs pHEMT de 6 bits para 14000–18000 MHz, con ajuste escalonado de amplitud RF.

Error RMS de atenuación: 0.3 dB (típico); Pérdida de inserción: 4 dB (máximo); Rango de atenuación: 0.5 dB (mínimo) / 31.5 dB (máximo). Dimensiones del die: 2.5 × 1.5 × 0.1 mm.



Características RF

TA = +25 °C

Parámetro	Símbolo	Mínimo	Típico	Máximo	Unidad
Frecuencia de funcionamiento	-	14000	-	18000	MHz
Pérdida de inserción	-	-	-	4	dB
Rango de atenuación	-	0.5	-	31.5	dB
Error RMS de atenuación	-	-	0.3	-	dB
Variación de fase inducida por la atenuación	-	-	±2	-	°
VSWR de entrada	-	-	1.75	-	-
VSWR de salida	-	-	1.5	-	-

Polarización DC y corrientes

Parámetro	Símbolo	Mínimo	Típico	Máximo	Valor	Unidad
Tensión de alimentación negativa	-	-	-	-	-5	V
Tensión de control	-	-	-	-	0 / +5	V
Paso de atenuación	-	-	-	-	0.5	dB

Valores límite

Parámetro	Símbolo	Mínimo	Típico	Máximo	Unidad
Potencia de entrada máxima	-	-	-	25	dBm

Condiciones ambientales

Parámetro	Símbolo	Mínimo	Típico	Máximo	Unidad
Temperatura de almacenamiento	-	-65	-	150	°C
Temperatura de funcionamiento	-	-55	-	85	°C

Asignación de pads de unión

Terminales	Símbolo	Función	Notas
1, 3, 4, 6	GND	Masa; no requiere hilo de unión	-
2	RF_in	Entrada RF	-
5	RF_out	Salida RF	-
13	VE	Polarización DC	–5 V
7	A1	Control de atenuación	0.5 dB; 0 / +5 V
8	A2	Control de atenuación	1 dB; 0 / +5 V
9	A3	Control de atenuación	2 dB; 0 / +5 V
10	A4	Control de atenuación	4 dB; 0 / +5 V
11	A5	Control de atenuación	8 dB; 0 / +5 V
12	A6	Control de atenuación	16 dB; 0 / +5 V

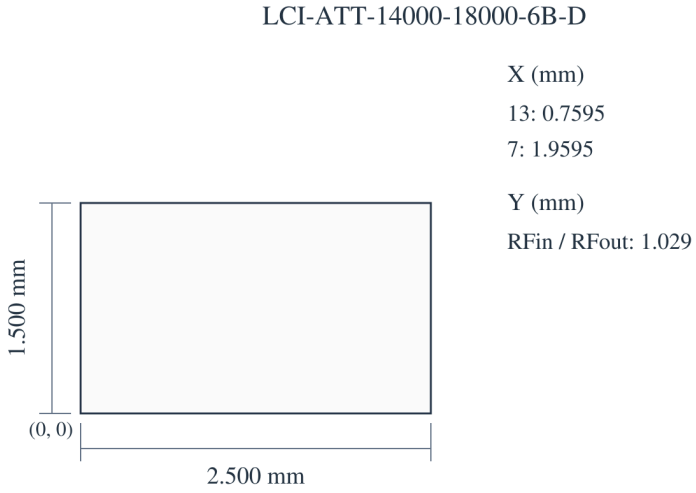
Tabla de estados de control

Estado	A1	A2	A3	A4	A5	A6
Estado de referencia	0 V	0 V	0 V	0 V	0 V	0 V
0.5 dB	5 V	0 V	0 V	0 V	0 V	0 V
1 dB	0 V	5 V	0 V	0 V	0 V	0 V
2 dB	0 V	0 V	5 V	0 V	0 V	0 V
4 dB	0 V	0 V	0 V	5 V	0 V	0 V
8 dB	0 V	0 V	0 V	0 V	5 V	0 V
16 dB	0 V	0 V	0 V	0 V	0 V	5 V

Dimensiones del chip

Parámetro	Valor	Unidad
Dimensiones del chip	2.5 × 1.5 × 0.1	mm

Plano de referencia con algunas dimensiones en mm. Utilice los planos completos para la fabricación y la unión por hilos.



Registro de la publicación actual · 1.6 · 2026-11-12. Actualización de la descripción o del contenido editorial. Sustituye a la revisión 1.5.

Integración del chip y secuencia de polarización

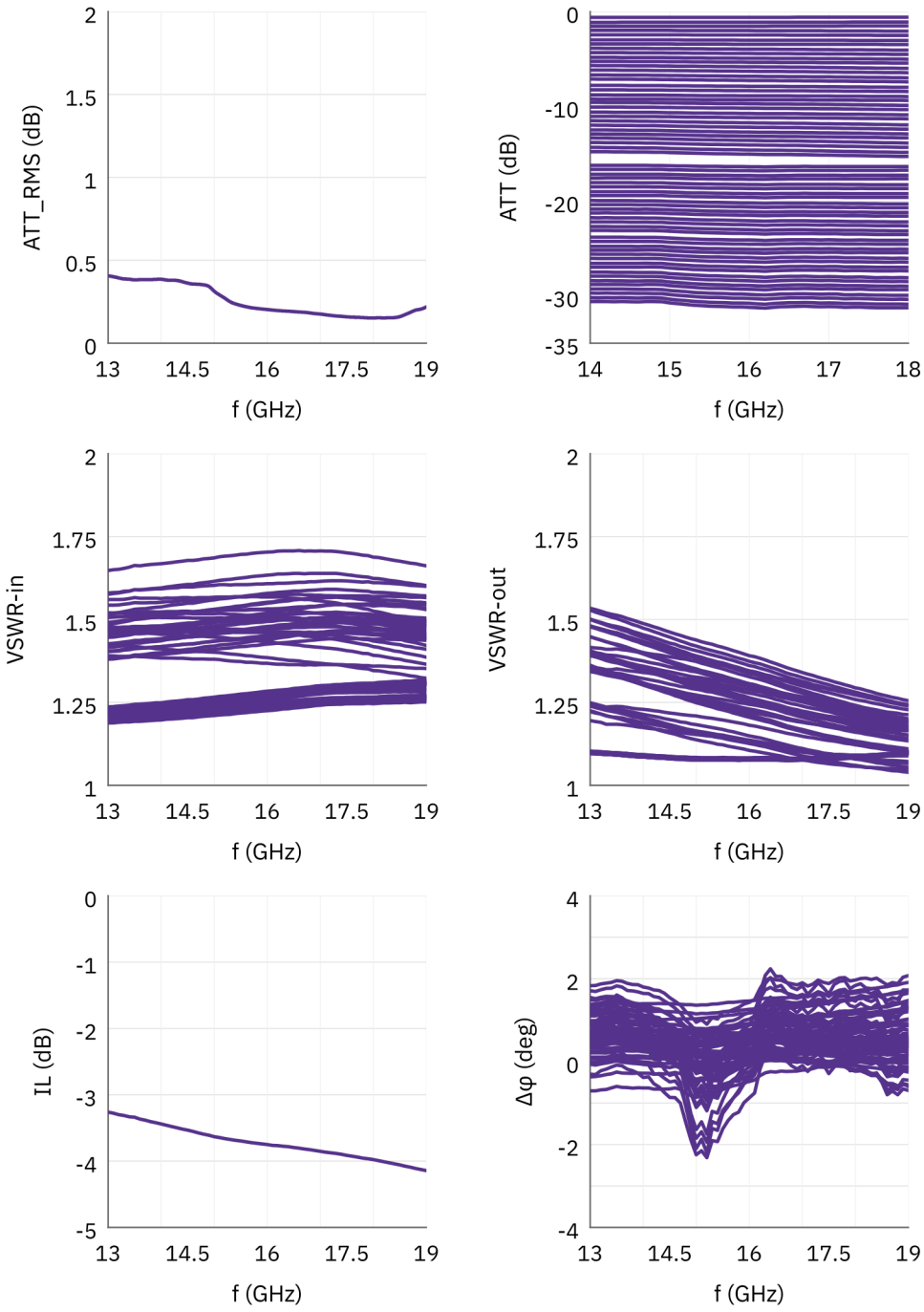
Interfaz de control: Control TTL paralelo.

Curvas de rendimiento

Consultar cada figura junto con las condiciones de funcionamiento indicadas.

Pérdida de inserción; Adaptación de entrada; Adaptación de salida; Atenuación; Error RMS de atenuación; ΔPHS.

Las lecturas son aproximadas. El último gráfico se lee según su eje vertical, delta_PHS (deg), que indica la variación de fase en grados.



Aviso del documento

Las especificaciones pueden revisarse. Antes de cerrar el diseño, confirme con LCRF la revisión vigente y los requisitos específicos del producto. La oferta aprobada y la documentación del pedido definen la configuración suministrada.