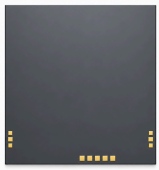
8500–10500 MHz 4-Bit-GaAs-MMIC-Zeitverzögerung als Bare Die

LCI-TTD-8500-10500-4B ist eine 4-Bit-GaAs-pHEMT-Zeitverzögerung als Bare Die für 8500–10500 MHz mit integrierten Verzögerungspfaden und parallelem TTL-Steuertreiber.



Zeitverzögerung: 52.7 ps (typisch) (T1; t_nom = 52 ps); Zeitverzögerung: 416 ps (typisch) (T4; t_nom = 416 ps); Einfügedämpfung: 12 dB (typisch) / 13 dB (Maximum). Chipabmessungen: 4 × 4.2 × 0.1 mm.

RF-Kennwerte

TA = +25 °C; VEE = -5 V

Parameter	Symbol	Minimum	Typisch	Maximum	Wert	Einheit
Betriebsfrequenz	-	8500	-	10500	-	MHz
Einfügedämpfung	-	-	12	13	-	dB
Zeitverzögerung (T1)	-	-	52.7	-	T1; t_nom = 52 ps	ps
Zeitverzögerung (T2)	-	-	102	-	T2; t_nom = 104 ps	ps
Zeitverzögerung	-	-	212	-	T3; t_nom = 208 ps	ps
Zeitverzögerung	-	-	416	-	T4; t_nom = 416 ps	ps
Verzögerungsbedingte Amplitudenänderung	-	-	±0.3	-	-	dB
Eingangs-VSWR	-	-	1.3	-	-	-
Ausgangs-VSWR	-	-	1.3	-	-	-

DC-Bias und Strom

TA = +25 °C

Parameter	Symbol	Minimum	Typisch	Maximum	Einheit
Negative Versorgungsspannung	-	-5.3	-5	-4.7	V
Ruhestrom der negativen Versorgung	-	-	0.003	-	A
Eingangssteuerstrom [1]	-	-	0.2	-	mA
High-Eingangsspannung	-	3	-	5	V
Low-Eingangsspannung	-	0	-	0.4	V

[1] VIH = +5 V; TTL

Grenzwerte

Parameter	Symbol	Minimum	Typisch	Maximum	Einheit
Minimale negative Versorgungsspannung	-	-6	-	-	V
Eingangssteuerstrom	-	-	-	0.3	mA
Maximale Eingangsleistung	-	-	-	25	dBm

Umgebungsbedingungen

Parameter	Symbol	Minimum	Typisch	Maximum	Einheit
Lagertemperatur	-	-65	-	150	°C
Betriebstemperatur	-	-55	-	85	°C

Bondpad-Belegung

Anschlüsse	Symbol	Funktion	Hinweise
1, 3, 4, 6	GND	Masse; kein Bonddraht erforderlich	-
2	RF1	RF-Anschluss	1
5	RF2	RF-Anschluss	2
11	VEE	DC-Vorspannung	–5 V
7	T1	Verzögerungssteuerung	0.5λ; TTL
8	T2	Verzögerungssteuerung	λ; TTL
9	T3	Verzögerungssteuerung	2λ; TTL
10	T4	Verzögerungssteuerung	4λ; TTL

Steuerungstabelle

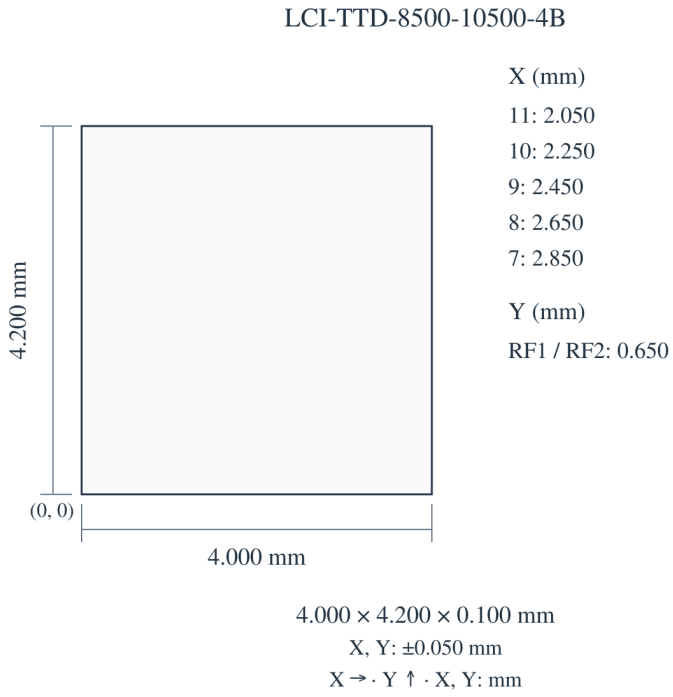
0 = 0 V; 1 = +5 V

Zustand	T1	T2	T3	T4
Referenzzustand	0	0	0	0
0.5λ (52 ps)	1	0	0	0
λ (104 ps)	0	1	0	0
2λ (208 ps)	0	0	1	0
4λ (416 ps)	0	0	0	1

Chipabmessungen

Parameter	Wert	Einheit
Chipabmessungen	4 × 4.2 × 0.1	mm

Maßskizze mit ausgewählten Abmessungen in mm. Für Fertigung und Drahtbonden sind vollständige Zeichnungen erforderlich.



Aktueller Publikationsstand · 1.6 · 2026-11-12. Produktbeschreibung oder redaktionelle Inhalte wurden aktualisiert. Ersetzt Revision 1.5.

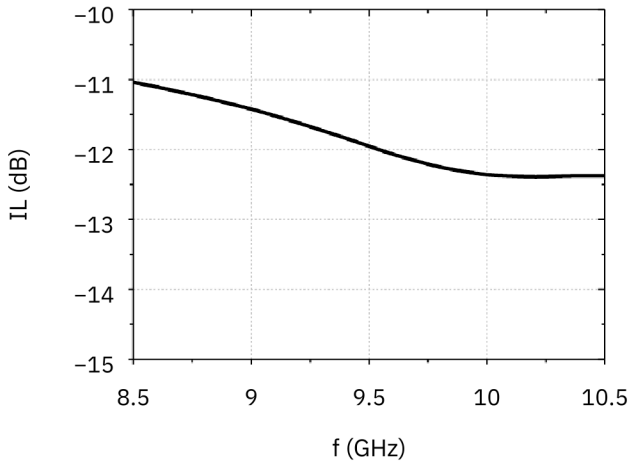
Chipintegration und Bias-Reihenfolge

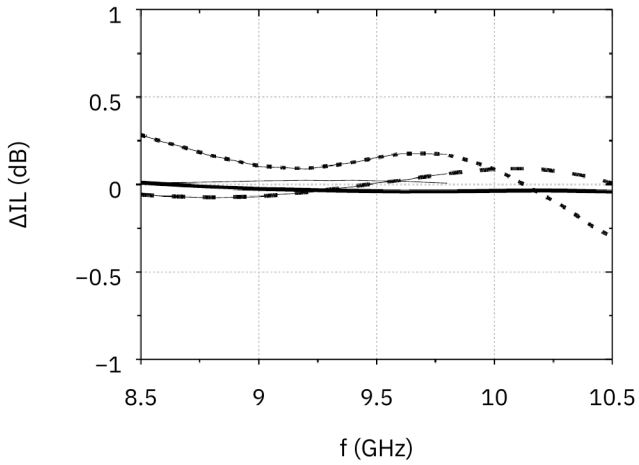
Steuerschnittstelle: Parallele TTL-Steuerung.

Kennlinien

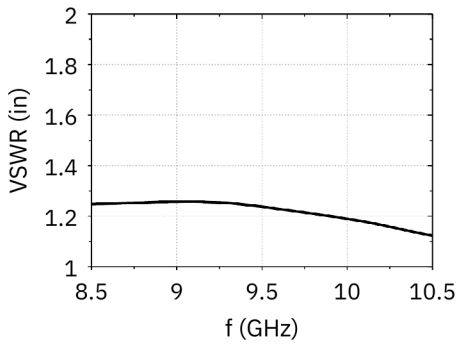
Beachten Sie die bei jeder Abbildung angegebenen Betriebsbedingungen.

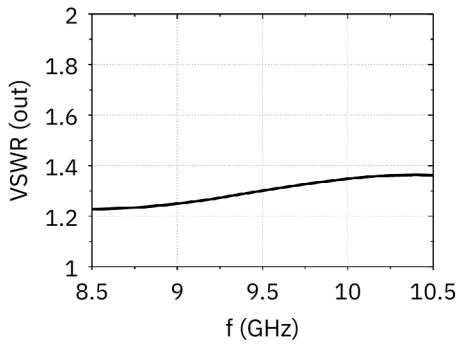
Einfügedämpfung; Verzögerungsbedingte Amplitudenänderung.

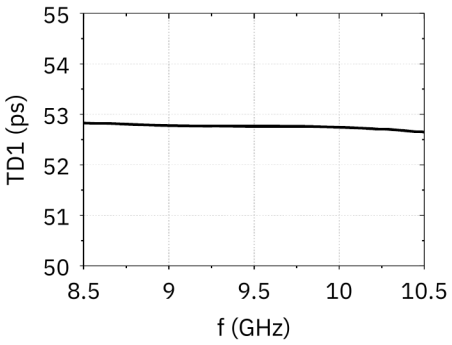


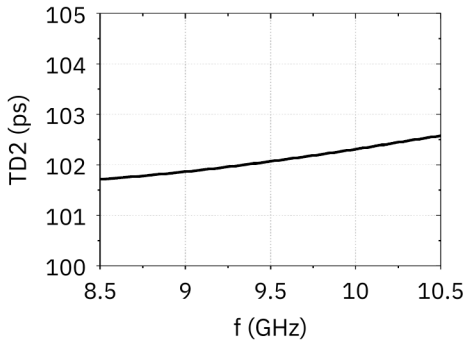


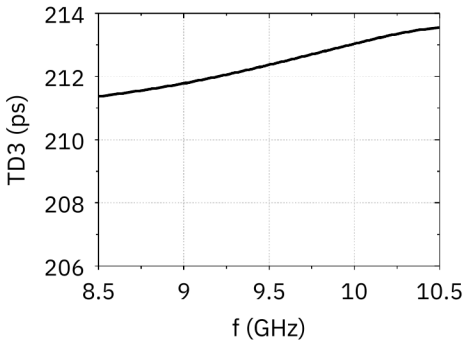
Eingangsanpassung; Ausgangsanpassung; Verzögerungsgenauigkeit.

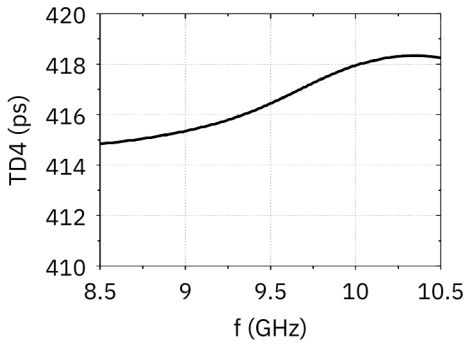












Dokumenthinweis

Spezifikationen können revidiert werden. Prüfen Sie vor der Designfreigabe mit LCRF den aktuellen Dokumentstand und die produktspezifischen Anforderungen. Das freigegebene Angebot und die Auftragsunterlagen definieren die gelieferte Konfiguration.