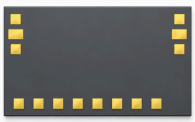
DC–8000 MHz 6-Bit-GaAs-MMIC-Dämpfungsglied als Bare Die

LCI-ATT-DC-8000-6B ist ein 6-Bit-GaAs-pHEMT-Dämpfungsglied als Bare Die für DC–8000 MHz zur stufenweisen Einstellung der RF-Amplitude.

RMS-Dämpfungsfehler: 0.2 dB (typisch); Einfügedämpfung: 1.6 dB (typisch); Dämpfungsbereich: 0.5 dB (Minimum) / 31.5 dB (Maximum). Chipabmessungen: 1.9 × 1.1 × 0.1 mm.



RF-Kennwerte

TA = +25 °C

Parameter	Symbol	Minimum	Typisch	Maximum	Wert	Einheit
Betriebsfrequenz	-	0	-	8000	DC–8000	MHz
Einfügedämpfung	-	-	1.6	-	-	dB
Dämpfungsbereich	-	0.5	-	31.5	-	dB
RMS-Dämpfungsfehler	-	-	0.2	-	-	dB
Dämpfungsbedingte Phasenänderung	-	-	±3	-	-	°
Eingangs-VSWR	-	-	1.3	-	-	-
Ausgangs-VSWR	-	-	1.4	-	-	-

DC-Bias und Strom

Parameter	Symbol	Minimum	Typisch	Maximum	Wert	Einheit
Ruhestrom der negativen Versorgung	-	-	0.0065	-	-	A
Negative Versorgungsspannung	-	-	-	-	-5	V
High-Eingangsspannung	-	3.3	-	5	-	V
Low-Eingangsspannung	-	-	-	-	0	V
Dämpfungsschritt	-	-	-	-	0.5	dB

Grenzwerte

Parameter	Symbol	Minimum	Typisch	Maximum	Einheit
Maximale Eingangsleistung	-	-	-	25	dBm

Umgebungsbedingungen

Parameter	Symbol	Minimum	Typisch	Maximum	Einheit
Lagertemperatur	-	-65	-	150	°C
Betriebstemperatur	-	-55	-	85	°C

Bondpad-Belegung

Anschlüsse	Symbol	Funktion	Hinweise
1, 3, 4, 6	GND	Masse; kein Bonddraht erforderlich	-
2	RF_in	RF-Eingang	-
5	RF_out	RF-Ausgang	-
7, 14	VEE	DC-Vorspannung	–5 V
8	A1	Dämpfungssteuerung	0.5 dB; 0 / +3.3 V / +5 V
9	A2	Dämpfungssteuerung	1 dB; 0 / +3.3 V / +5 V
10	A3	Dämpfungssteuerung	2 dB; 0 / +3.3 V / +5 V
11	A4	Dämpfungssteuerung	4 dB; 0 / +3.3 V / +5 V
12	A5	Dämpfungssteuerung	8 dB; 0 / +3.3 V / +5 V
13	A6	Dämpfungssteuerung	16 dB; 0 / +3.3 V / +5 V

Steuerungstabelle

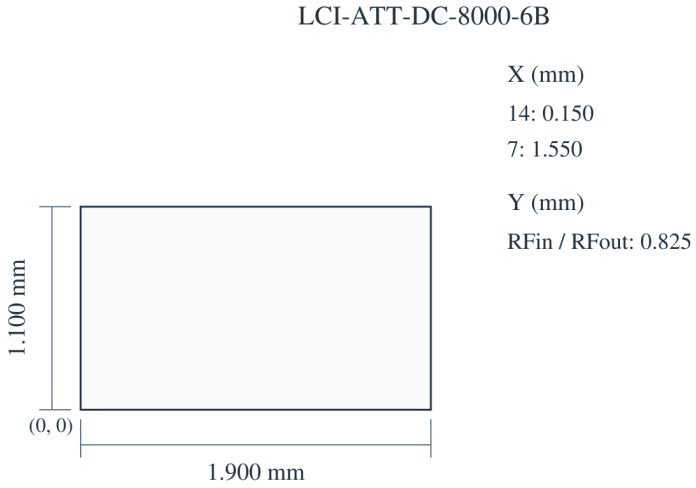
0 = 0 V; 1 = +3.3–5 V

Zustand	A6	A5	A4	A3	A2	A1
Referenzzustand	0	0	0	0	0	0
0.5 dB	0	0	0	0	0	1
1 dB	0	0	0	0	1	0
2 dB	0	0	0	1	0	0
4 dB	0	0	1	0	0	0
8 dB	0	1	0	0	0	0
16 dB	1	0	0	0	0	0

Chipabmessungen

Parameter	Wert	Einheit
Chipabmessungen	1.9 × 1.1 × 0.1	mm

Maßskizze mit ausgewählten Abmessungen in mm. Für Fertigung und Drahtbonden sind vollständige Zeichnungen erforderlich.



Aktueller Publikationsstand · 1.6 · 2026-11-12. Produktbeschreibung oder redaktionelle Inhalte wurden aktualisiert. Ersetzt Revision 1.5.

Chipintegration und Bias-Reihenfolge

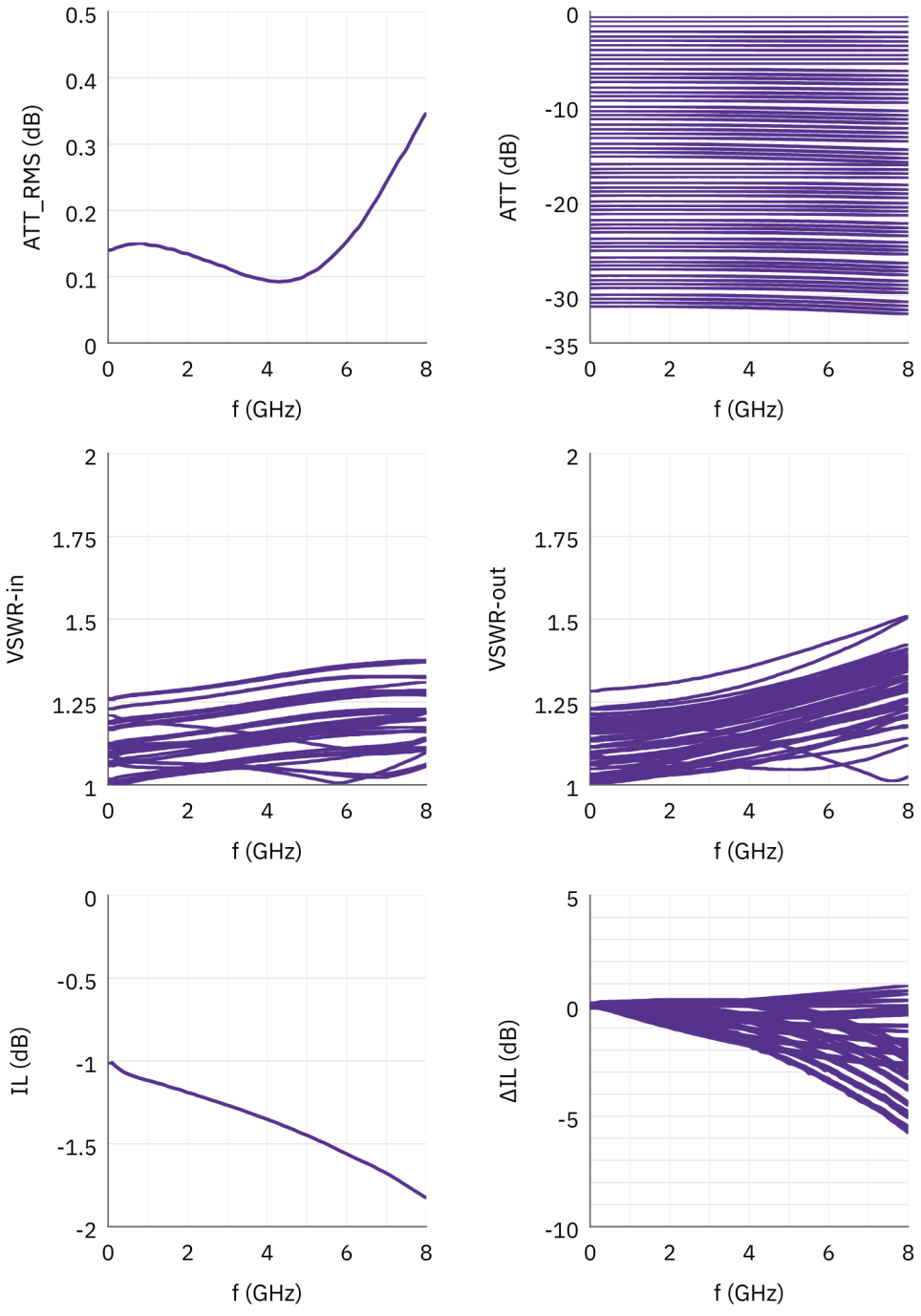
Steuerschnittstelle: Parallele TTL-Steuerung.

Kennlinien

Beachten Sie die bei jeder Abbildung angegebenen Betriebsbedingungen.

Einfügedämpfung; Eingangsanpassung; Ausgangsanpassung; Dämpfung; RMS-Dämpfungsfehler; ΔIL.

Die ablesbaren Werte sind Näherungswerte. Für das letzte Diagramm gilt die Ordinate delta_IL (dB), die Änderung der Einfügedämpfung.



Dokumenthinweis

Spezifikationen können revidiert werden. Prüfen Sie vor der Designfreigabe mit LCRF den aktuellen Dokumentstand und die produktspezifischen Anforderungen. Das freigegebene Angebot und die Auftragsunterlagen definieren die gelieferte Konfiguration.