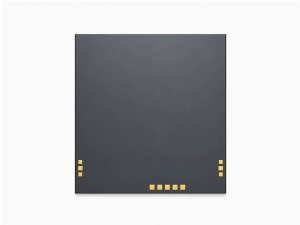
8500–10500 MHz شريحة عارية لتأخير زمني رقمي GaAs MMIC من 4 بت



LCI-TTD-8500-10500-4B شريحة عارية GaAs pHEMT للتأخير الزمني الرقمي من 4 بت عند 8500–10500 MHz، تدمج مسارات التأخير مع مشغل تحكم TTL متوازٍ.

التأخير الزمني: 52.7 ps (نموذجي) (T1; t_nom = 52 ps)؛ التأخير الزمني: 416 ps (نموذجي) (T4; t_nom = 416 ps)؛ فقد الإدخال: 12 dB (نموذجي) / 13 dB (أقصى). أبعاد الشريحة: 4.2 × 4 mm.

خصائص RF

TA = +25 °C; VEE = -5 V

المعامل	الرمز	الحد الأدنى	القيمة النموذجية	الحد الأقصى	القيمة	الوحدة
تردد التشغيل	-	8500	-	10500	-	MHz
فقد الإدخال	-	-	12	13	-	dB
التأخير الزمني (T1)	-	-	52.7	-	T1; t_nom = 52 ps	ps
التأخير الزمني (T2)	-	-	102	-	T2; t_nom = 104 ps	ps
التأخير الزمني	-	-	212	-	T3; t_nom = 208 ps	ps
التأخير الزمني	-	-	416	-	T4; t_nom = 416 ps	ps
تغير السعة الناتج عن التأخير	-	-	±0.3	-	-	dB
نسبة VSWR للدخل	-	-	1.3	-	-	-
نسبة VSWR للخرج	-	-	1.3	-	-	-

انحياز DC والتيارات

TA = +25 °C

المعامل	الرمز	الحد الأدنى	القيمة النموذجية	الحد الأقصى	الوحدة
جهد التغذية السالبة	-	-5.3	-5	-4.7	V
تيار سكون التغذية السالبة	-	-	0.003	-	A
تيار قيادة الدخل [1]	-	-	0.2	-	mA
جهد المستوى العالي للدخل	-	3	-	5	V
جهد المستوى المنخفض للدخل	-	0	-	0.4	V

[1] VIH = +5 V; TTL

القيم الحدية

المعامل	الرمز	الحد الأدنى	القيمة النموذجية	الحد الأقصى	الوحدة
أدنى جهد للتغذية السالبة	-	-6	-	-	V
تيار قيادة الدخل	-	-	-	0.3	mA
أقصى قدرة دخل	-	-	-	25	dBm

المواصفات البيئية

المعامل	الرمز	الحد الأدنى	القيمة النموذجية	الحد الأقصى	الوحدة
درجة حرارة التخزين	-	-65	-	150	°C
درجة حرارة التشغيل	-	-55	-	85	°C

تعيين نقاط الربط

الأطراف	الرمز	الوظيفة	ملاحظات
1, 3, 4, 6	GND	أرضي؛ لا يتطلب سلك ربط	-
2	RF1	RF منفذ	1
5	RF2	RF منفذ	2
11	VEE	DC انحياز	−5 V
7	T1	التحكم في التأخير	0.5λ; TTL
8	T2	التحكم في التأخير	λ; TTL
9	T3	التحكم في التأخير	2λ; TTL
10	T4	التحكم في التأخير	4λ; TTL

جدول حالات التحكم

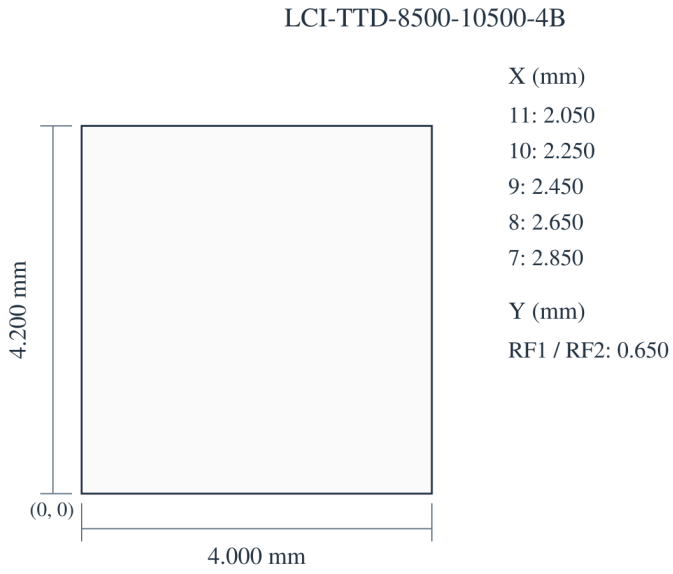
0 = 0 V; 1 = +5 V

الحالة	T1	T2	T3	T4
الحالة المرجعية	0	0	0	0
0.5λ (52 ps)	1	0	0	0
λ (104 ps)	0	1	0	0
2λ (208 ps)	0	0	1	0
4λ (416 ps)	0	0	0	1

أبعاد الشريحة

المعامل	القيمة	الوحدة
أبعاد الشريحة	4 × 4.2 × 0.1	mm

رسم مرجعي يعرض أبعادًا مختارة بوحدة mm. يتطلب التصنيع وربط الأسلاك رسومات كاملة.



سجل الإصدار الحالي · 1.6 · 2026-11-12. تم تحديث وصف المنتج أو المحتوى التحريري. يحل محل المراجعة 1.5.

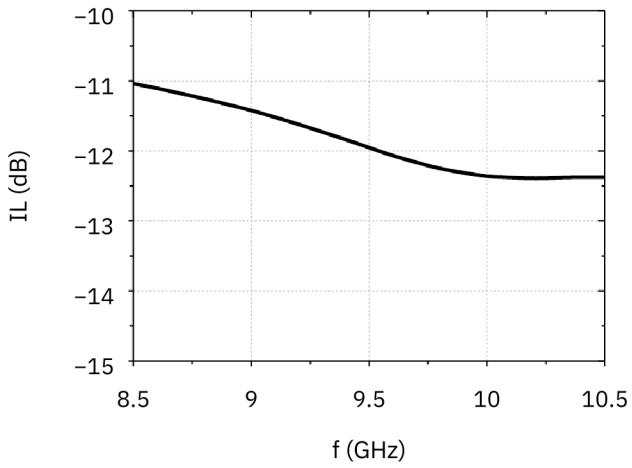
دمج الشريحة وتسلسل الانحياز

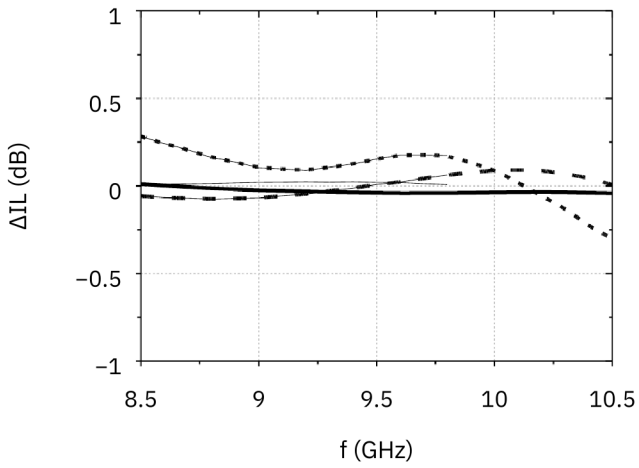
واجهة التحكم: تحكم TTL متوازٍ.

منحنيات الأداء

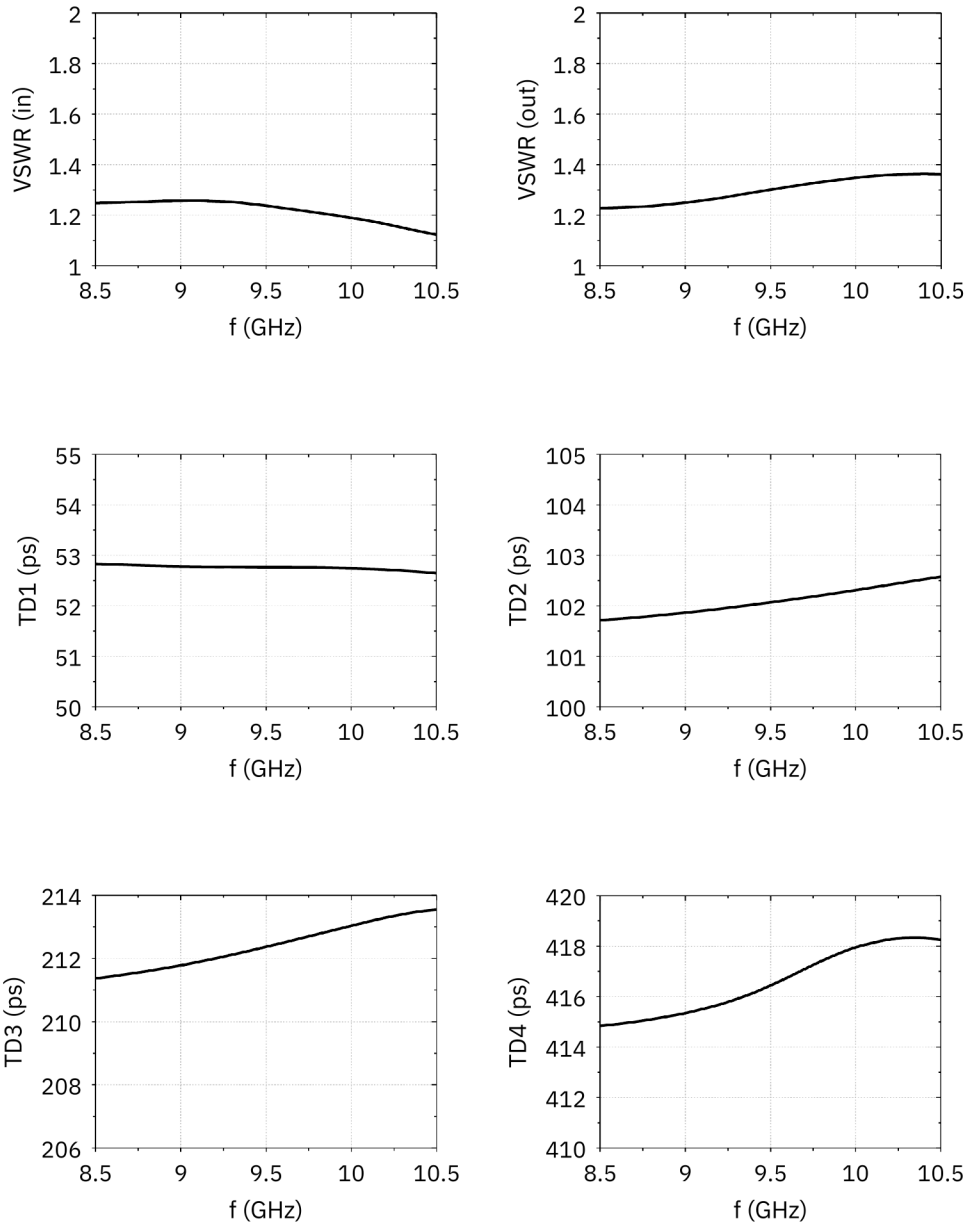
تُقرأ كل صورة مع مراعاة ظروف التشغيل المحددة لها.

فقد الإدخال؛ تغير السعة الناتج عن التأخير.





مطابقة الدخل؛ مطابقة الخرج؛ دقة التأخير.



ملاحظة حول المستند

قد تخضع المواصفات للمراجعة. قبل اعتماد التصميم، تأكد من LCRF من مراجعة المستند الحالية والمتطلبات الخاصة بالمنتج. يحدد عرض السعر المعتمد ووثائق الطلب التكوين المورّد.